

SH7216グループ

RJJ06b1134-0101

Rev. 1.01

2010.05.18

コントローラエリアネットワーク

ダイレクトメモリアクセスコントローラを用いたデータフレーム受信設定例

要旨

本アプリケーションノートでは、コントローラエリアネットワークで受信したデータフレームを、データトランスファコントローラを使用して内蔵 RAM へ格納する設定例について説明しています。

動作確認デバイス

SH7216

目次

| | |
|--------------------|----|
| 1. はじめに..... | 2 |
| 2. 応用例の説明..... | 3 |
| 3. 参考プログラムリスト..... | 16 |
| 4. 参考ドキュメント..... | 24 |

1. はじめに

1.1 仕様

コントローラエリアネットワークが1回データフレームを受信するごとにダイレクトメモリアクセスコントローラを起動し内蔵RAMにデータを格納する。

1.2 使用機能

- コントローラエリアネットワーク
 - 通信速度：1Mbps
 - 受信メールボックス：メールボックス0を使用
 - メールボックス0の設定：ID:H'00A、スタンダードフォーマット
- ダイレクトメモリアクセスコントローラ
 - 使用チャンネル：チャンネル4
 - バスモード：サイクルスチールモード
 - 転送データ長：ワード
 - 起動要因：コントローラエリアネットワーク_メールボックス0のデータフレーム受信割り込み
 - リロード機能：使用
 - 転送元：コントローラエリアネットワークのメールボックス0
 - 転送先：内蔵RAM (H'FFF84000~H'FFF84011)

1.3 適用条件

| | |
|------------|---|
| マイコン | SH7216 |
| 動作周波数 | 内部クロック：200MHz バスクロック：50MHz 周辺クロック：50MHz |
| 統合開発環境 | ルネサステクノロジ製 High-performance Embedded Workshop Ver.4.05.01 |
| Cコンパイラ | ルネサステクノロジ製 SuperH RISC engine ファミリ C/C++コンパイラパッケージ Ver.9.03 Release00 |
| コンパイルオプション | -cpu=sh2afpu -fpu=single -include="\$(WORKSPDIR)¥inc" -object="\$(CONFIGDIR)¥\$(FILELEAF).obj" -debug -gbr=auto -chgincpath -errorpath -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1 -nologo |

1.4 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。合わせて参照してください。

- SH7216 グループ 初期設定例

2. 応用例の説明

本応用例ではコントローラエリアネットワークで受信したデータフレームを、ダイレクトメモリアクセスコントローラを使用して内蔵 RAM へ格納します。

2.1 使用機能の動作概要

(1) コントローラエリアネットワーク

SH7216 は CAN2.0B Active と ISO-11898 をサポートするコントローラエリアネットワークを内蔵しています。

コントローラエリアネットワークはプログラム可能な 15 個の送受信メールボックスおよび 1 個の受信メールボックス、全てのメールボックスに対応したプログラム可能な受信フィルタマスクを持ち、自由度の高い通信方法を提供します。表 1 にコントローラエリアネットワークの特長を、図 1 にブロック図を示します。また、表 2 に割り込み要因を示します。ダイレクトメモリアクセスコントローラを起動できる割り込み要因はメールボックス 0 のデータフレーム受信割り込みとリモートフレーム受信割り込みのみです。コントローラエリアネットワークについての詳細は、「SH7216 グループ ハードウェアマニュアル コントローラエリアネットワーク」の章を参照してください。

表 1 コントローラエリアネットワークの特長

| 項目 | 内容 |
|---------|---|
| 対応規格 | CAN 規格 2.0B。ビットタイミングは ISO-11898 規格に準拠 |
| メールボックス | 16 個（プログラム可能な 15 個の送受信メールボックスおよび 1 個の受信メールボックス） |
| 転送レート | 最大 1Mbps |
| 割り込み要因 | 12 |
| テスト機能 | リスンオンリモード、エラーパッシブモードを内蔵 |

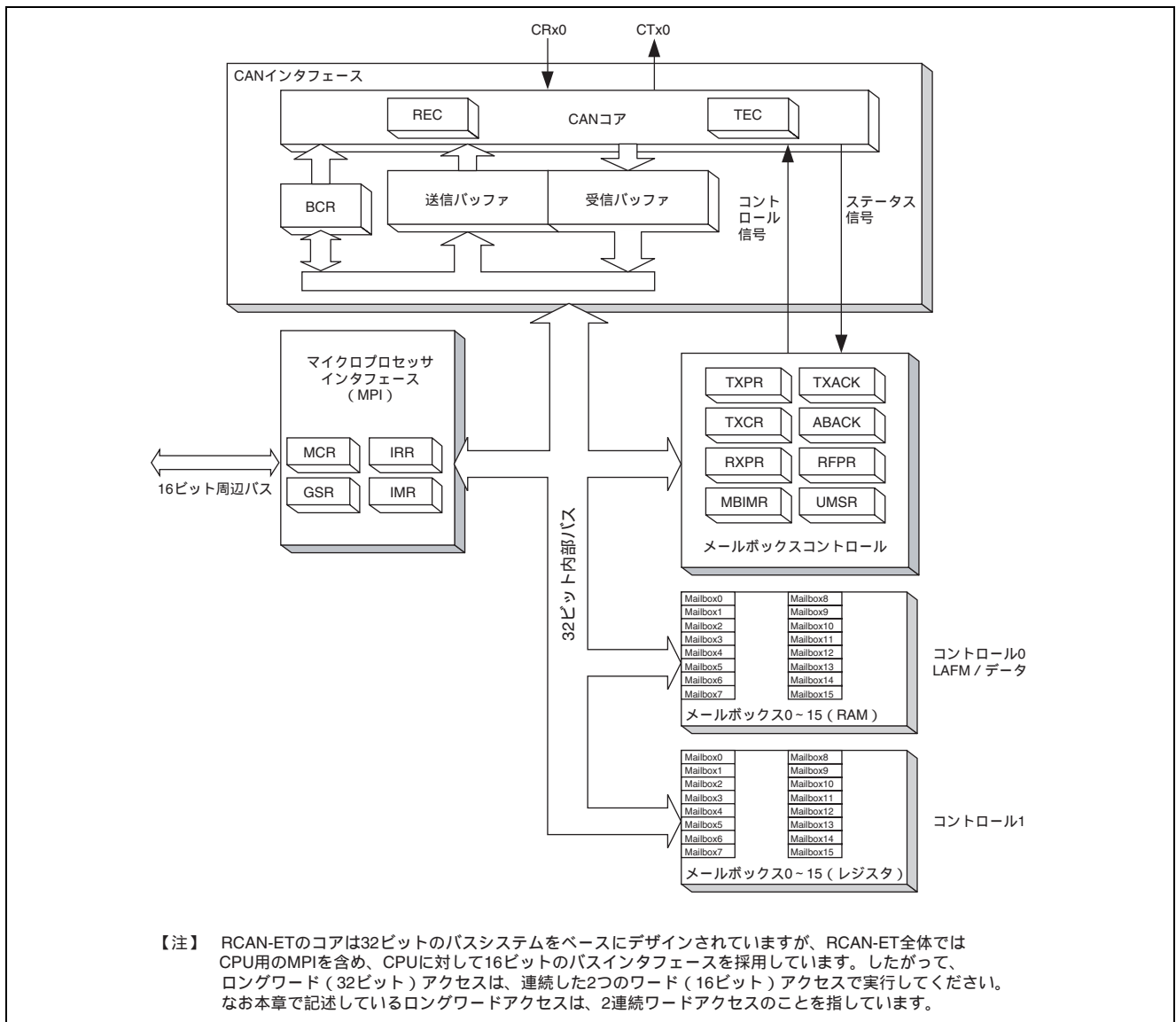


図 1 コントローラエリアネットワークのブロック図

表 2 コントローラエリアネットワークの割り込み要因

| 名称 | 要因 | 割り込み フラグ | データトランスファコントローラ/ ダイレクトメモリアクセスコント ローラの起動 |
|---------------------|-----------------------------|---------------------|---|
| ERS_0 | エラーパッシブ | IRR5 | 不可 |
| | バスオフ/バスオフからの復帰 | IRR6 | |
| | エラーワーニング (TEC \geq 96) | IRR3 | |
| | エラーワーニング (REC \geq 96) | IRR4 | |
| OVR_0 | メッセージエラー検出 | IRR13 ^{※1} | |
| | リセット/ホルト/CAN スリープ遷移 | IRR0 | |
| | オーバーロードフレーム送信 | IRR7 | |
| | 未読メッセージのオーバーライト (オーバーラン) | IRR9 | |
| | CAN スリープ中 CAN バス動作の検出 | IRR1 | |
| RM0_0 ^{※2} | データフレーム受信 | IRR1 ^{※3} | |
| RM1_0 ^{※2} | リモートフレーム受信 | IRR2 ^{※3} | |
| SLE_0 | メッセージの送信/送信取り消し | IRR8 | 不可 |

【注】 1. テストモードでのみ有効。

2. RM0_0 はメールボックス 0 のリモートフレーム受信フラグ (RFPR0[0]) またはデータフレーム受信フラグ (RXPR0[0]) による割り込み、RM1_0 はメールボックス n (n=1~15) のリモートフレーム受信フラグ (RFPR0[n]) またはデータフレーム受信フラグ (RXPR0[n]) による割り込みです。

3. IRR1 はメールボックス 0~15 のデータフレーム受信フラグ、IRR2 はメールボックス 0~15 のリモートフレーム受信フラグです。

4. RM0_0 割り込みのみ起動できます。

(2) ダイレクトメモリアクセスコントローラ

ダイレクトメモリアクセスコントローラは、DACK（転送要求受け付け信号）付き外部デバイス、外部メモリ、内蔵メモリ、メモリマップト外部デバイス、および内蔵周辺モジュール間のデータ転送をCPUに代わって行うことができます。ダイレクトメモリアクセスコントローラのバスモードにはサイクルスチールモードとバーストモードがあります。

サイクルスチールモードでは、ダイレクトメモリアクセスコントローラは一回の転送単位（バイト、ワード、ロングワード、または16バイト単位）の転送を終了するたびにバス権を他のバスマスタに渡します。その後転送要求があれば、他のバスマスタからバス権を取り戻し、再び1転送単位の転送を行い、その転送を終了するとまたバス権を他のバスマスタに渡します。これを転送終了条件が満たされるまで繰り返します。

本応用例ではサイクルスチールモードを用いてコントローラエリアネットワークのメールボックス0に受信されたデータを内蔵RAMに転送します。

表 3 にダイレクトメモリアクセスコントローラの特長を、図 2 にブロック図を示します。ダイレクトメモリアクセスコントローラについての詳細は、「SH7216 グループ ハードウェアマニュアル ダイレクトメモリアクセスコントローラ」の章を参照してください。

表 3 ダイレクトメモリアクセスコントローラの特長

| 項目 | 内容 |
|---------|--|
| チャンネル数 | 8 チャンネル |
| アドレス空間 | アーキテクチャ上は 4G バイト |
| 転送データ長 | バイト、ワード、ロングワード、16 バイト |
| 転送回数 | 16,777,216 (24 ビット) 回 |
| アドレスモード | シングルアドレスモード、デュアルアドレスモード |
| 転送要求 | 外部リクエスト、内蔵周辺モジュールリクエスト、オートリクエスト |
| バスモード | サイクルスチールモード（通常モードとインターミットモード）、バーストモード |
| 割り込み要因 | データ転送 1/2 終了、データ転送終了 |
| リロード機能 | 実行中の DMA 転送と同じ設定での DMA 転送を再設定することなく繰り返し実行することができます。また、DMA 転送中にリロードレジスタをあらかじめ設定しておくことで、次回の DMA 転送を異なる設定で実行することができます。このリロード機能は、チャンネルごとに ON/OFF の設定が可能です。 |

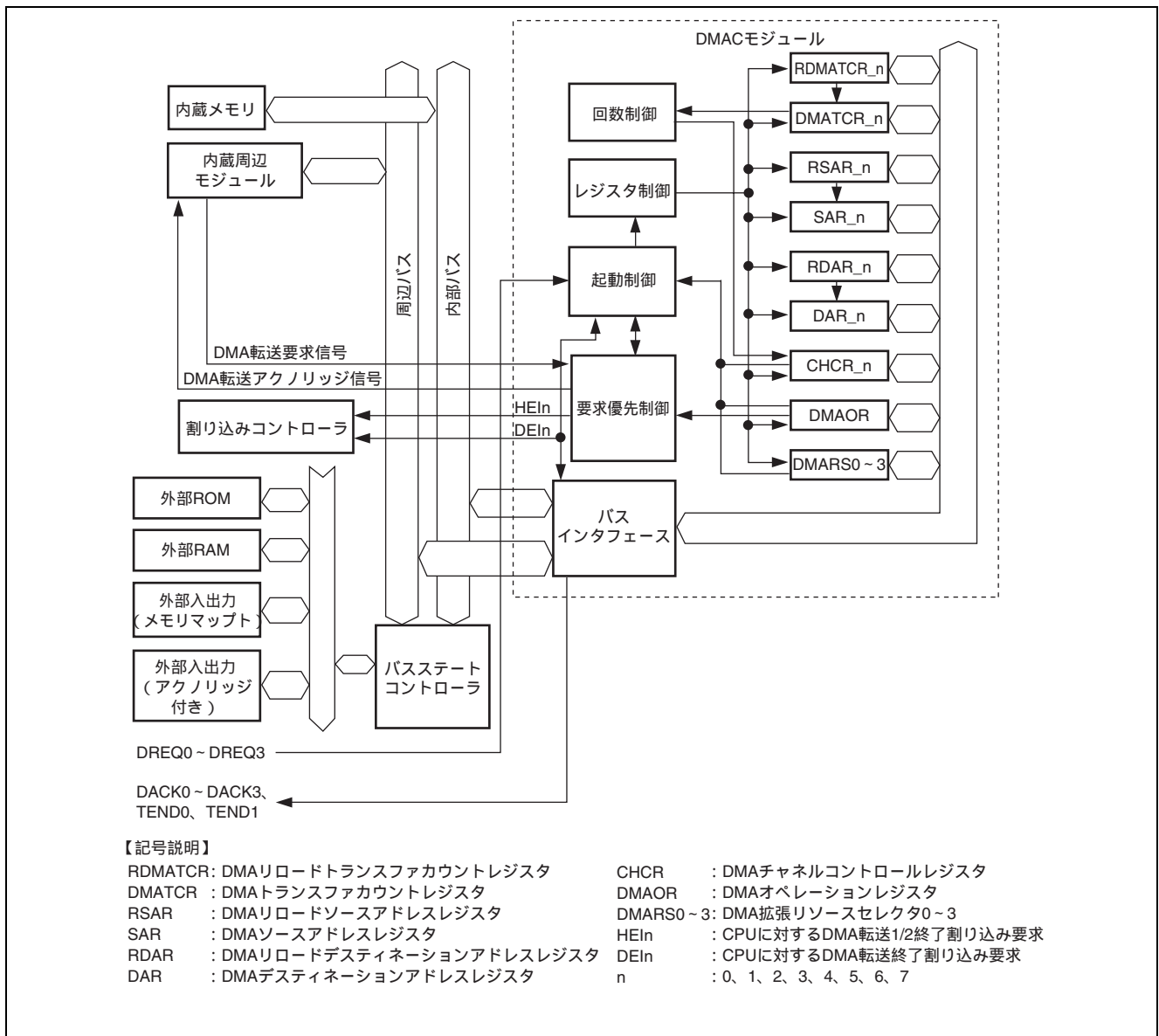


図 2 ダイレクトメモリアクセスコントローラのブロック図

2.2 使用機能の設定手順

(1) コントローラエリアネットワークの設定手順

コントローラエリアネットワークの初期設定はリセットモード（コンフィギュレーションモード）で行います。初期設定終了後、リセットモードを解除することでCANバスアクティビティに参加します。コントローラエリアネットワークのデータフレーム受信割り込み（RM0_0）でダイレクトメモリアクセスコントローラを起動させる場合、インタラプトマスクレジスタのビット1とメールボックスインタラプトマスクレジスタ0のビット0を割り込み許可に設定します。

図 3、図 4にコントローラエリアネットワークの初期設定フロー例を示します。なお、各レジスタ設定の詳細は、「SH7216 グループ ハードウェアマニュアル」を参照してください。

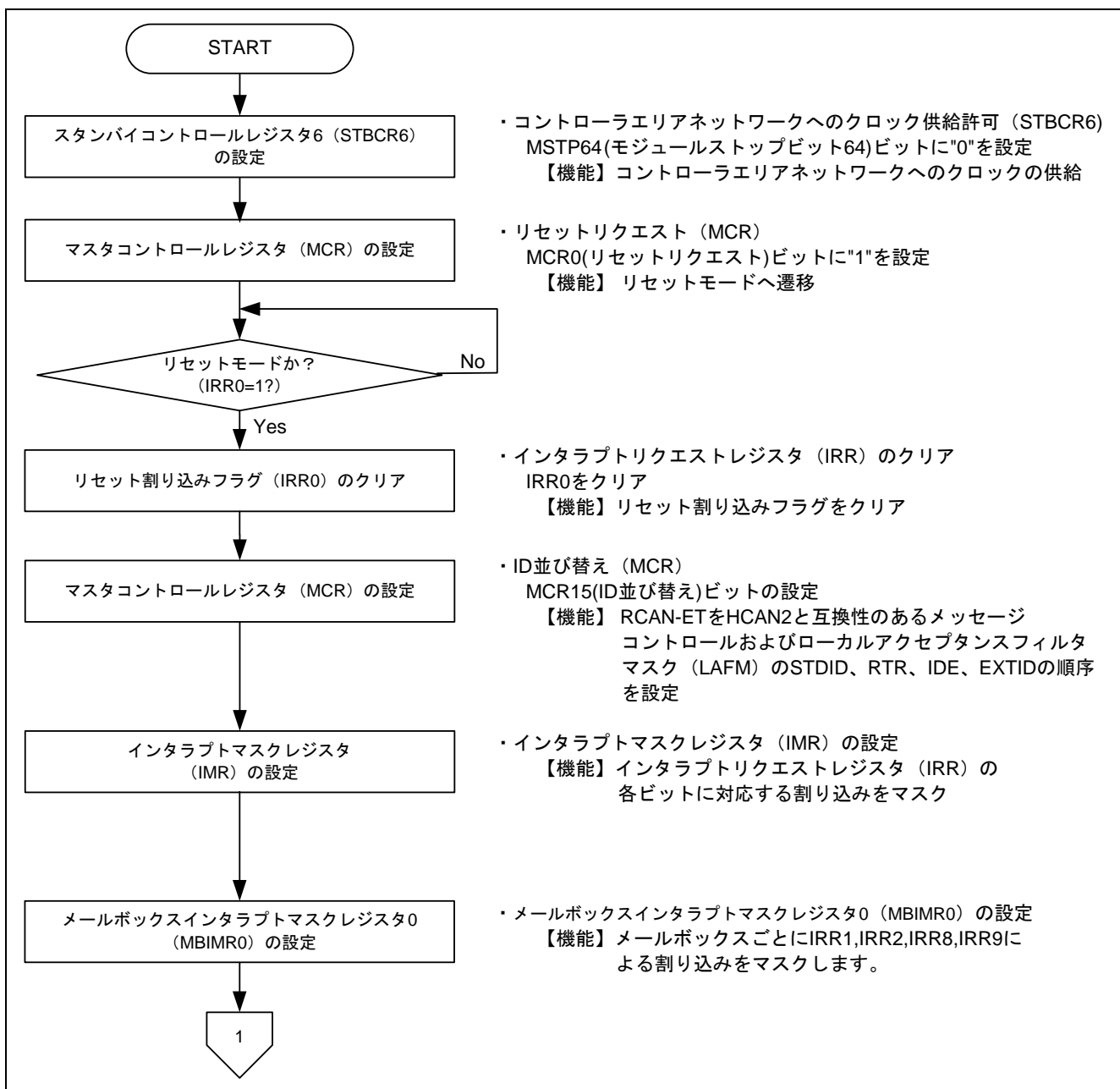


図 3 コントローラエリアネットワークの初期設定フロー例 (1)

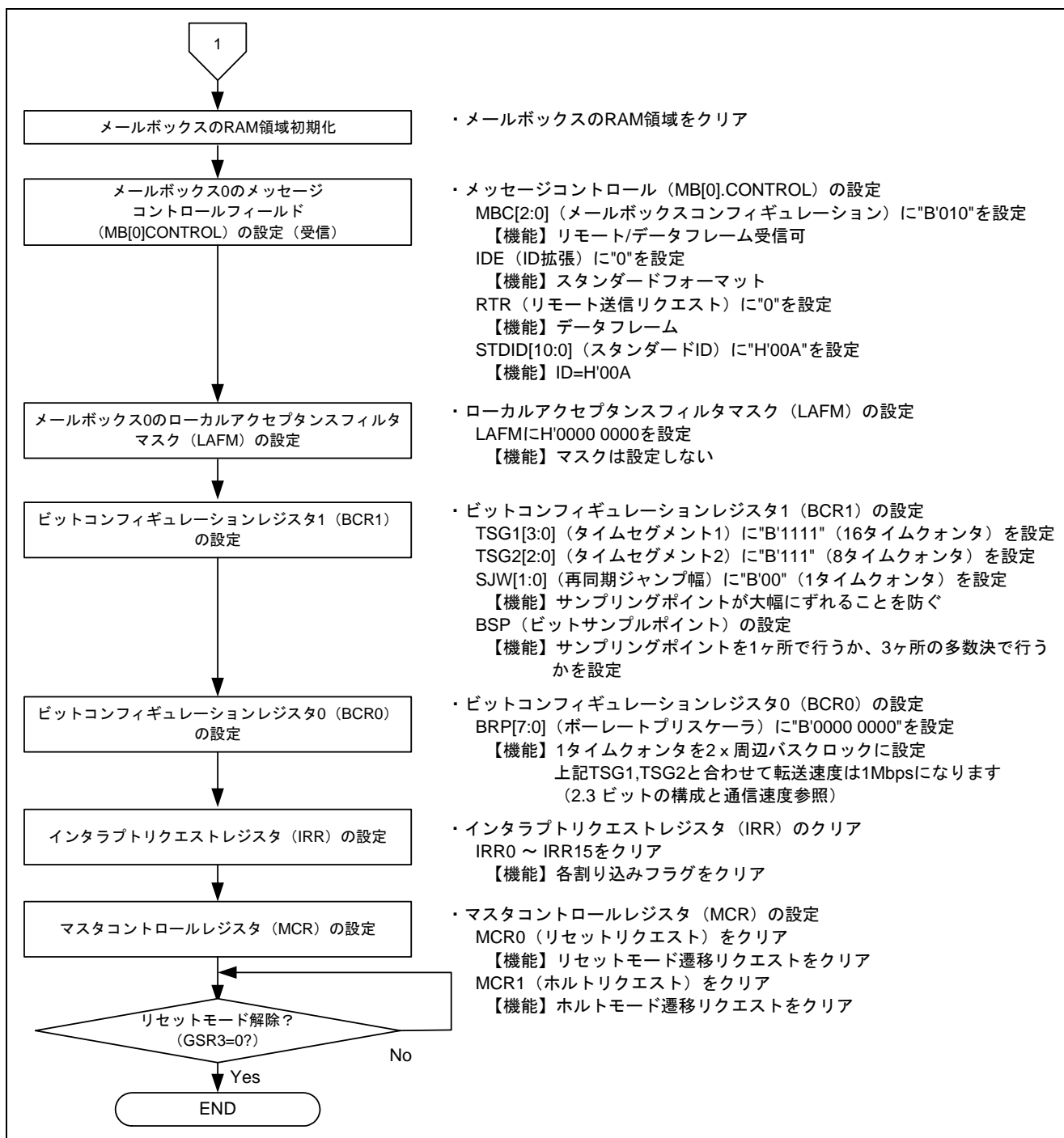


図 4 コントローラエリアネットワークの初期設定フロー例 (2)

(2) ダイレクトメモリアクセスコントローラの設定手順

コントローラエリアネットワークのデータフレーム受信割り込み (RM0_0) を起動要因とした場合、使用できるバスモードはサイクルスチールモードです。また、本応用例ではリロード機能を使用しています。図 5 にダイレクトメモリアクセスコントローラの初期設定フロー例を示します。なお、各レジスタ設定の詳細は、「SH7216 グループ ハードウェアマニュアル」を参照してください。

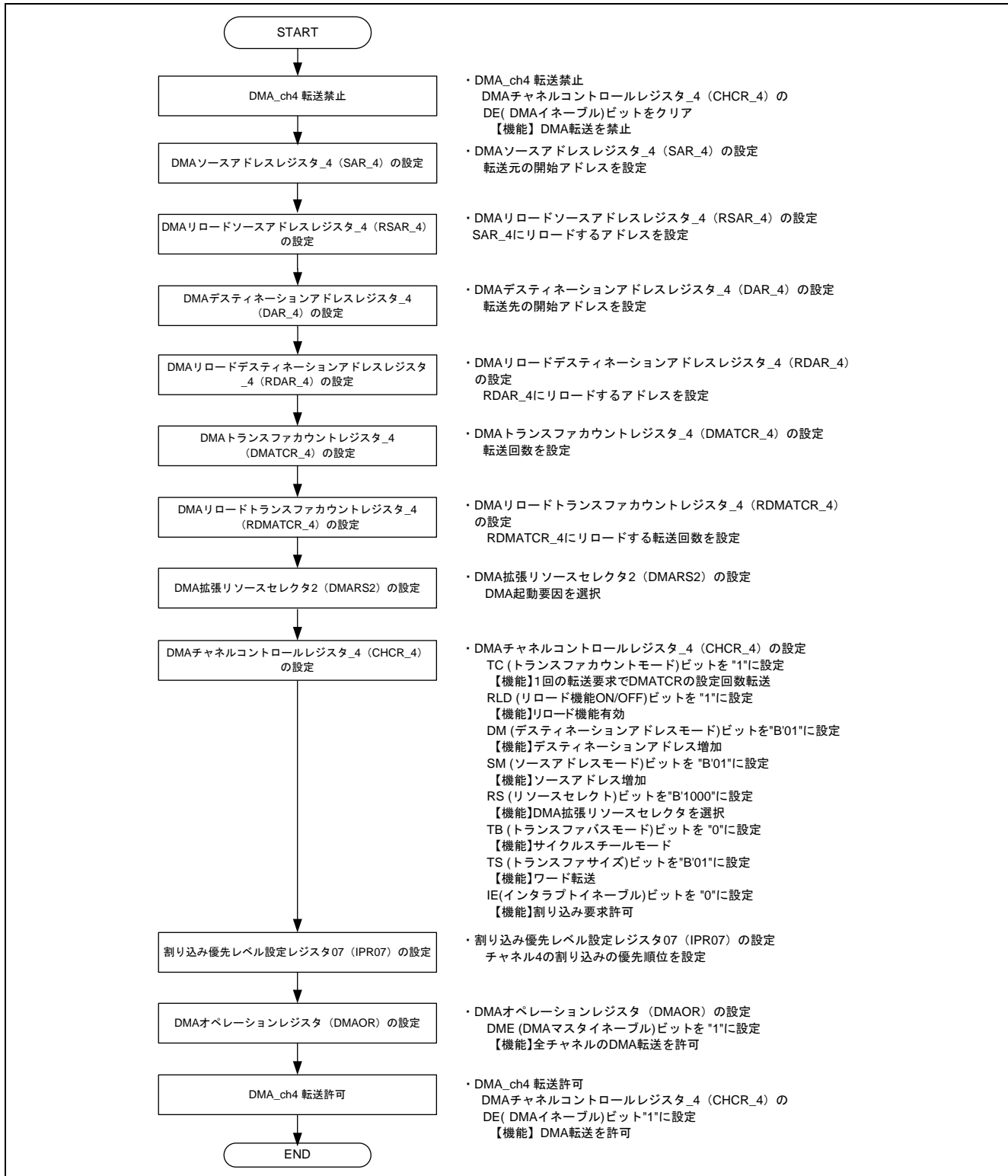


図 5 ダイレクトメモリアクセスコントローラの初期設定フロー例

2.3 コントローラエリアネットワークのビットの構成と通信速度

コントローラエリアネットワークでの1ビットは以下に示す4つのセグメントで構成されています。

- ① シンクロナイゼーションセグメント (SS)
- ② プロパゲーションタイムセグメント (PRSEG)
- ③ フェーズバッファセグメント 1 (PHSEG1)
- ④ フェーズバッファセグメント 2 (PHSEG2)

さらに、各セグメントは T_q (タイムクオンタ) と呼ばれる基準時間で構成されます。図 8 に $SS=1T_q$ 、 $PRSEG=8T_q$ 、 $PHSEG1=8T_q$ 、 $PHSEG2=8T_q$ の場合のビット構成例を示します。

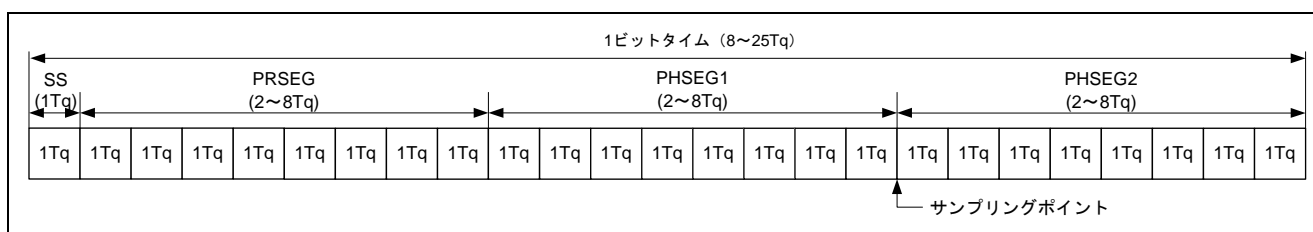


図 6 1 ビットの構成図

CAN では $1T_q = \frac{2 \times (\text{BRP}[7:0] + 1)}{\text{周辺バスクロック}}$ と定義しており、通信速度は以下の通り計算されます。

$$\begin{aligned} \text{通信速度} &= \frac{\text{周辺バスクロック}}{(2 \times (\text{BRP}[7:0] + 1) \times 1 \text{ ビットの } T_q \text{ 数})} \\ &= \frac{\text{周辺バスクロック}}{(2 \times (\text{BRP}[7:0] + 1) \times ((\text{TSG1}[3:0] + 1) + (\text{TSG2}[2:0] + 1) + 1))} \end{aligned}$$

コントローラエリアネットワークでは、 $PRSEG+PHSEG1$ の T_q 数をビットコンフィギュレーションレジスタ 1 (BCR1) の $TSG1[3:0]$ に、 $PHSEG2$ の T_q 数を $TSG2[2:0]$ に設定します (設定値+1 が T_q 数)。また、 $1T_q$ に対応する周辺バスクロック数をビットコンフィギュレーションレジスタ 0 (BCR0) の $BRP[7:0]$ に設定します。

以下の説明では $BRP[7:0]$ 、 $TSG1[3:0]$ 、 $TSG2[2:0]$ はレジスタ設定値、 BRP 、 $TSEG1$ 、 $TSEG2$ 、 SJW はレジスタ設定値に対応する値を示します。レジスタ設定値に対応する値は「SH7216 グループ ハードウェアマニュアル コントローラエリアネットワーク」の章を参照してください。

ビットコンフィギュレーションレジスタ設定上の制限事項を以下に示します。

$$TSEG1 (\text{Min.}) > TSEG2 \geq SJW (\text{Max}) \quad (SJW=1 \sim 4)$$

SJW : 再同期ジャンプ幅。位相誤差を補正するためにフェーズバッファセグメント 1 を延長、または、フェーズバッファセグメント 2 を短縮するセグメントです。

$$8 \leq TSEG1 + TSEG2 + 1 \leq 25 \text{ タイムクオンタ}$$

$$TSEG2 \geq 2$$

本参考プログラムでは、周辺バスクロック=50MHz、 $BRP[7:0]=0$ 、 $TSG1[3:0]=15$ 、 $TSG2[2:0]=7$ に設定していますので通信速度は下記のようになります。

$$\text{通信速度} = \frac{50\text{M}}{2 \times (0+1) \times \{(15+1) + (7+1) + 1\}} = 1\text{M} \cdot \cdot \cdot 1\text{Mbps}$$

2.4 参考プログラムの動作

本参考プログラムでは、メールボックス0にID : H'00Aのスタンダードフォーマットのデータフレームを受信します。データフレーム受信割り込み (RM0_0) を起動要因としダイレクトメモリアクセスコントローラでメールボックス0の内容を内蔵RAMに転送します。この時、CPUへのデータフレーム受信割り込みは発生しません。ダイレクトメモリアクセスコントローラは転送終了後リロード機能でDMAソースアドレスレジスタ、DMAデスティネーションアドレスレジスタ、DMAトランスファカウントレジスタの値を初期値に再設定します。ダイレクトメモリアクセスコントローラの転送終了割り込み処理でTEフラグをクリアし次のデータフレーム受信割り込みによる起動に備えます。

注) データフレーム受信割り込み (RM0_0) を起動要因としダイレクトメモリアクセスコントローラでメールボックス0の内容を転送する場合、メールボックス0のメッセージコントロールフィールド0 (CONTROL0) からメッセージコントロールフィールド1 (CONTROL1) までのデータを転送する必要があります。

図 7に参考プログラムの動作概要を示します。

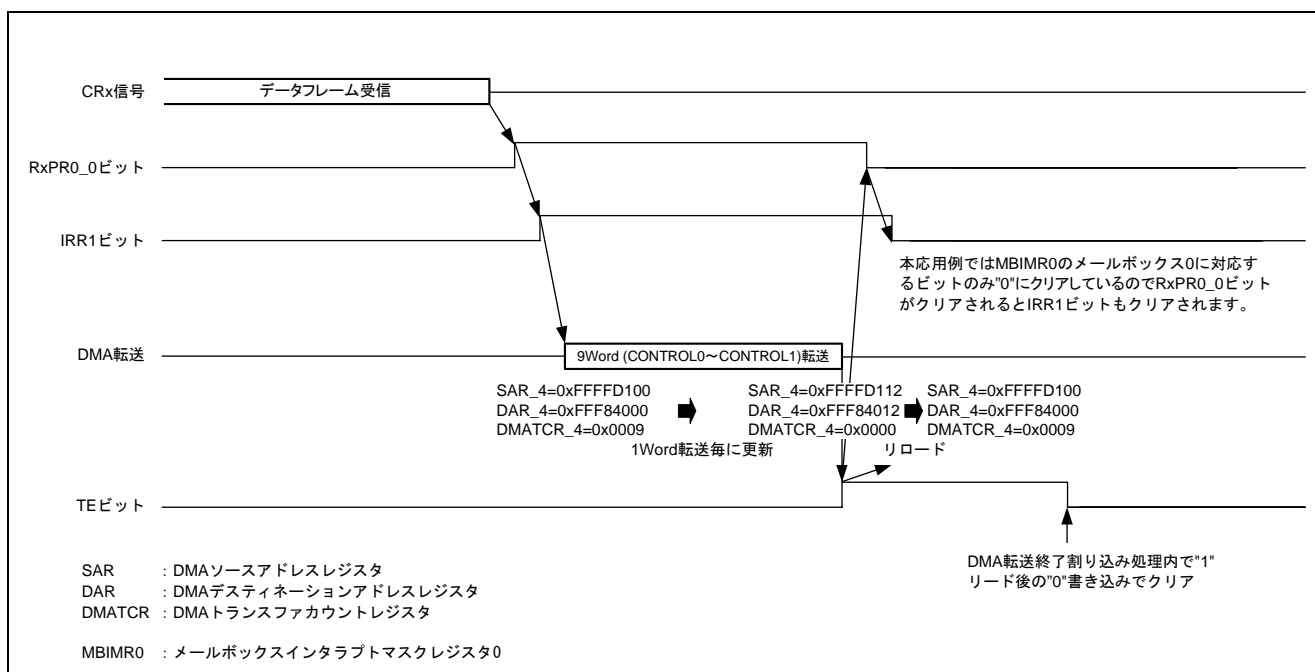


図 7 参考プログラムの動作概要

2.5 参考プログラムの処理手順

表 4にコントローラエリアネットワークの設定例を、表 5にダイレクトメモリアクセスコントローラの設定例を示します。また、図 8に本参考プログラムのフローを示します。

表 4 コントローラエリアネットワークの設定

| レジスタ名 | アドレス | 設定値 | 機能 |
|---|-------------|-------------|---|
| スタンバイコントロールレジスタ (STBCR6) | H'FFFE 041C | H'8F | MSTP64="0" : コントローラエリアネットワークは動作 |
| マスタコントロールレジスタ (MCR) | H'FFFF D000 | H'0001 | MCR0="1" : リセットモード遷移リクエスト |
| | | H'8001 | MCR15="1" : RCAN-ET と HCAN2 は異なる順序 |
| | | H'8000 | MCR0="0" : リセットモード解除 |
| メールボックスインタラプトマスクレジスタ 0 (MBIMR0) | H'FFFF D052 | H'FFFE | MBIMR00="0" : メールボックス 0 の受信割り込みを許可 |
| インタラプトマスクレジスタ (IMR) | H'FFFF D00A | H'FFFD | データフレーム受信割り込み許可 |
| ビットコンフィギュレーションレジスタ 1 (BCR1) | H'FFFF D004 | H'F700 | TSG1[3:0]="B'1111" : PRSEG + PHSEG1 = 16Tq TSG2[2:0]="B'111" : PHSEG2 = 8Tq SJW="0" : SJW=1Tq BSP="0" : 1 サンプルング |
| ビットコンフィギュレーションレジスタ 0 (BCR0) | H'FFFF D006 | H'0000 | BRP[7:0]= "0" : 1Tq=2xPφ |
| メールボックス 0 メッセージコントロールフィールド (MB[0].CONTROL1) | H'FFFF D110 | H'0200 | MBC[2:0]="B'010" : データフレームとリモートフレームの受信可 |
| メールボックス 0 コントロールフィールド (MB[0].CONTROL0) | H'FFFF D100 | H'0028 0000 | IDE="0" : スタンダードフォーマット RTR="0" : データフレーム STDID[10:0]= " H'00A " : スタンダード ID= H'00A |
| メールボックス 0 ローカルアクセプタンスフィルタマスク (MB[0].LAFM) | H'FFFF D104 | H'0000 0000 | クリア : MASK は設定しない |

表 5 ダイレクトメモリアクセスコントローラの設定

| レジスタ名 | アドレス | 設定値 | 機能 |
|--------------------------------------|-------------|------------|---|
| DMA ソースアドレスレジスタ_4 (SAR_4) | H'FFFE 1040 | H'FFFFD100 | 転送元の開始アドレス: メールボックス 0 の先頭アドレスを設定 |
| DMA リロードソースアドレスレジスタ_4 (RSAR_4) | H'FFFE 1140 | H'FFFFD100 | SAR_4 にリロードするアドレス: メールボックス 0 の先頭アドレスを設定 |
| DMA デスティネーションアドレスレジスタ_4 (DAR_4) | H'FFFE 1044 | H'FFF84000 | 転送先の開始アドレス: 内蔵 RAM ページ 1 の先頭アドレスを設定 |
| DMA リロードデスティネーションアドレスレジスタ_4 (RDAR_4) | H'FFFE 1144 | H'FFF84000 | DAR_4 にリロードするアドレス: 内蔵 RAM ページ 1 の先頭アドレスを設定 |
| DMA トランスファカウントレジスタ_4 (DMATCR_4) | H'FFFE 1048 | H'00000009 | 転送回数: 9 回 |
| DMA リロードトランスファカウントレジスタ_4 (RDMATCR_4) | H'FFFE 1148 | H'00000009 | DMATCR_4 にリロードする転送回数: 9 回 |
| DMA チャンネルコントロールレジスタ_4 (CHCR_4) | H'FFFE 104C | H'00000000 | DE = "0": DMA 転送禁止 |
| | | H'9000580C | TC = "1" 1 回の DMA 要求で DMATCR0 の設定回数転送 RLD = "1": リロード機能有効 DM = "B'01": デスティネーションアドレス増加 SM = "B'01": ソースアドレス増加 RS = "B'1000": DMA 拡張リソースセクタ TB = "0": サイクルスチールモード TS = "B'01": ワード転送 IE = "0": 割り込み要求許可 |
| | | H'9000580D | DE = "1": DMA 転送許可 |
| DMA オペレーションレジスタ (DMAOR) | H'FFFE 1200 | H'0001 | |
| DMA 拡張リソースセクタ 2 (DMARS2) | H'FFFE 1308 | H'0086 | DMA 起動要因: コントローラエリアネットワーク |
| 割り込み優先レベル設定レジスタ 07 (IPR07) | H'FFFE 0C02 | H'A000 | 転送終了割り込みレベル: レベル 10 を設定 |

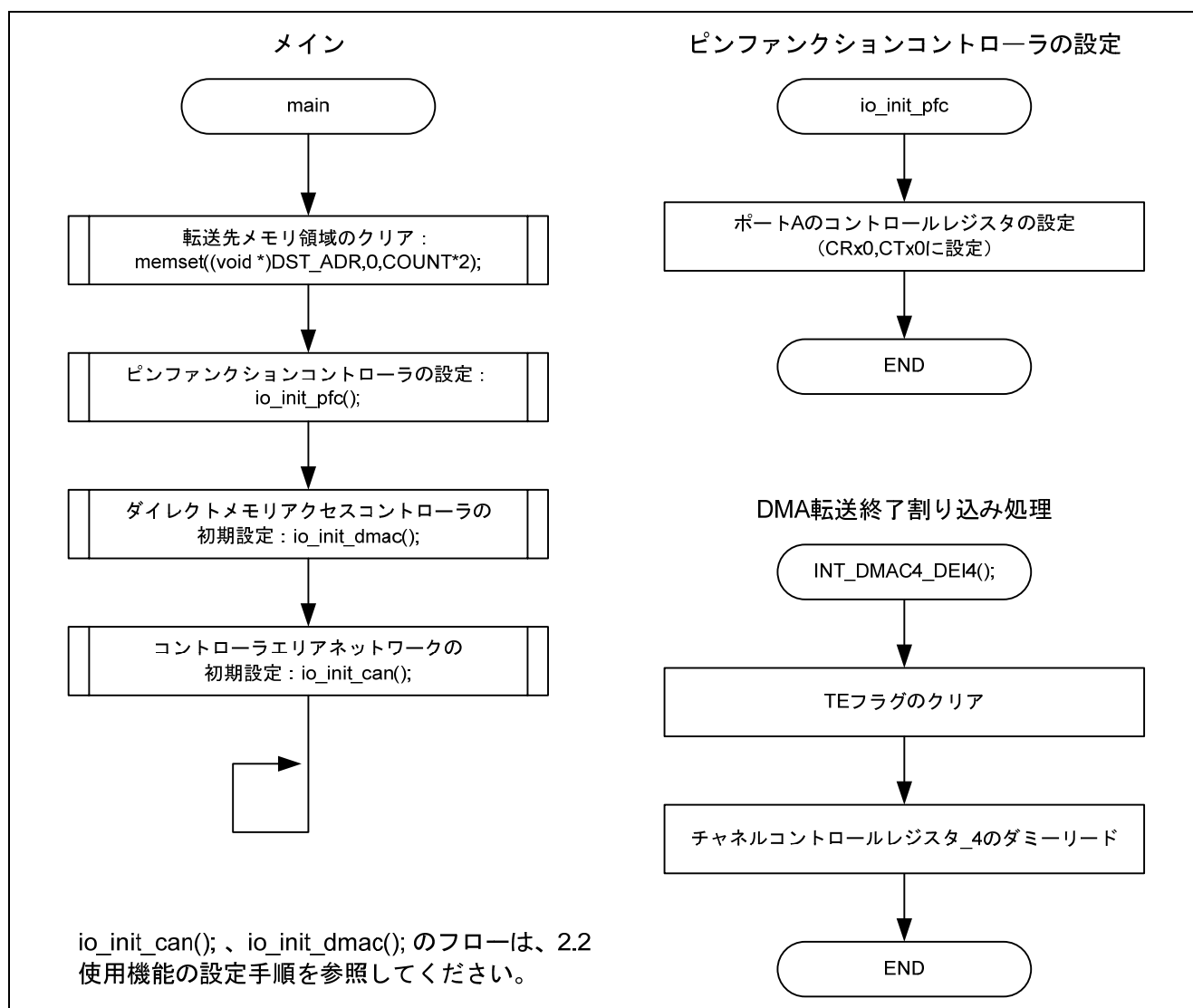


図 8 参考プログラムの処理フロー

3. 参考プログラムリスト

3.1 サンプルプログラムリスト "main.c" (1)

```
1  /*****
2  *  DISCLAIMER
3  *
4  *  This software is supplied by Renesas Technology Corp. and is only
5  *  intended for use with Renesas products. No other uses are authorized.
6  *
7  *  This software is owned by Renesas Technology Corp. and is protected under
8  *  all applicable laws, including copyright laws.
9  *
10 *  THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 *  REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 *  INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 *  PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 *  DISCLAIMED.
15 *
16 *  TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 *  TECHNOLOGY CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 *  FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 *  FOR ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 *  AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21 *
22 *  Renesas reserves the right, without notice, to make changes to this
23 *  software and to discontinue the availability of this software.
24 *  By using this software, you agree to the additional terms and
25 *  conditions found by accessing the following link:
26 *  http://www.renesas.com/disclaimer
27 *****/
28 *  Copyright (C) 2010. Renesas Technology Corp., All Rights Reserved.
29 *  "FILE COMMENT"***** Technical reference data *****/
30 *  System Name : SH7216 Sample Program
31 *  File Name   : main.c
32 *  Abstract    : DMAC+CAN Module Application (Data Frame Receive)
33 *  Version     : 1.00.00
34 *  Device      : SH7216
35 *  Tool-Chain  : High-performance Embedded Workshop (Ver.4.07.00).
36 *              : C/C++ compiler package for the SuperH RISC engine family
37 *              :                      (Ver.9.03 Release00).
38 *  OS          : None
39 *  H/W Platform: R0K572167 (CPU board)
40 *  Description :
41 *****/
42 *  History     : Jan.21,2010 ver.1.00.00
43 *  "FILE COMMENT END"*****/
44 #include "iodefine.h"
45 #include <stdio.h>
46
47 /* ---- prototype declaration ---- */
48 void main(void);
49 void io_init_pfc(void);
50 void io_init_can(void);
51 void io_init_dmac(void *src, void *dst, int count);
52
```

3.2 サンプルプログラムリスト "main.c" (2)

```
53  /* ---- symbol definition ---- */
54  #define CAN_IRR0 0x0001
55
56  #define DST_ADR      0xffff84000 /* 転送先アドレス：内蔵 SRAM PAGE1 の先頭アドレス*/
57  #define SRC_ADR      0xffffd100 /* 転送元アドレス：メールボックス 0 の先頭アドレス */
58  #define COUNT       9           /* 9ワード 転送回数 */
59
60  /*"FUNC COMMENT"*****
61  * ID                :
62  * Outline           : Sample program main
63  *-----
64  * Include           : "iodefine.h"
65  *-----
66  * Declaration       : void main(void);
67  *-----
68  * Description       : PFC の設定、DMAC の初期設定と RCAN の初期設定を行います。
69  *                   : データフレームの受信と内蔵 RAM への転送は自動的に行われます。
70  *-----
71  * Argument          : void
72  *-----
73  * Return Value      : void
74  *-----
75  * Note              :
76  *"FUNC COMMENT END"*****/
77  void main(void)
78  {
79  /* ==== 転送先メモリ領域のクリア ==== */
80  memset((void *)DST_ADR,0,COUNT*2);
81
82  /* ==== PFC の設定 ==== */
83  io_init_pfc();
84
85  /* ==== DMAC の初期設定 ==== */
86  io_init_dmac((void *)SRC_ADR, (void *)DST_ADR, COUNT);
87
88  /* ==== CAN の初期設定 ==== */
89  io_init_can();
90
91  while(1){
92  /* loop */
93  }
94  }
95
```

3.3 サンプルプログラムリスト "main.c" (3)

```
96  /*"FUNC COMMENT"*****
97  * ID      :
98  * Outline : PFC setting
99  *-----
100 * Include : "iodefine.h"
101 *-----
102 * Declaration : void io_init_pfc(void);
103 *-----
104 * Description : 端子機能の設定を行います
105 *             : CRx0 input、CTx0 output
106 *-----
107 * Argument  : void
108 *-----
109 * Return Value : void
110 *-----
111 * Note      :
112 *"FUNC COMMENT END"*****/
113 void io_init_pfc(void)
114 {
115     /* ==== PFC の設定 ==== */
116     PFC.PACRL1.BIT.PA0MD = 0x5;          /* Set CRx0 */
117     PFC.PACRL1.BIT.PA1MD = 0x5;          /* Set CTx0 */
118 }
119
```

3.4 サンプルプログラムリスト "main.c" (4)

```
120 /*"FUNC COMMENT"*****
121 * ID      :
122 * Outline : RCAN setting
123 *-----
124 * Include : "iodefine.h"
125 *-----
126 * Declaration : void io_init_can(void);
127 *-----
128 * Description : Controller area network (RCAN)の初期設定を行います
129 *             : 転送レートは1Mbpsに設定しています
130 *-----
131 * Argument  : void
132 *-----
133 * Return Value : void
134 *-----
135 * Note      :
136 *"FUNC COMMENT END"*****/
137 void io_init_can(void)
138 {
139     int i,j;
140
141     /* ==== スタンバイコントロールレジスタ6の設定 ==== */
142     STB.CR6.BYTE = 0x8f;          /* RCANのモジュールスタンバイ解除 */
143
144     /* ==== マスターコントロールレジスタの設定 ==== */
145     RCANET.MCR.WORD = 0x0001;    /* リセットモードの設定 */
146     while((RCANET.IRR.WORD & CAN_IRR0) != CAN_IRR0){
147         /* リセットモード移行完了待ち */
148     }
149     /* ==== IRR = 1, GSR = 1 (自動的に設定) ==== */
150
151     /* ---- リセット割り込みフラグのクリア ---- */
152     RCANET.IRR.WORD = 0x0001;
153
154     /* ---- マスターコントロールレジスタの設定 ---- */
155     RCANET.MCR.WORD |= 0x8000;   /* RCAN-ETはHCAN2と別フォーマット */
156
157     /* ---- インタラプトマスクレジスタの設定 ---- */
158     RCANET.IMR.WORD = 0xfffd;
159
160     /* ---- メールボックスインタラプトマスクレジスタ0の設定 ---- */
161     RCANET.MBIMR0.WORD = 0xfffe;
162
163     /* ----メールボックスのRAM領域をクリア ---- */
164     for(i = 0; i < 16; i++){
165         RCANET.MB[i].CTRL0.LONG = 0x00000000;
166         RCANET.MB[i].LAFM.LONG = 0x00000000;
167         for(j = 0; j < 8; j++){
168             RCANET.MB[i].MSG_DATA[j] = 0x00;
169         }
170     }
171 }
```

3.5 サンプルプログラムリスト "main.c" (5)

```
172     /* ---- メールボックス0の設定 ---- */
173     RCANET.MB[0].CTRL1.WORD = 0x0200;      /* MBC=2, dlc=0 */
174     RCANET.MB[0].CTRL0.LONG = 0x00280000; /* standard data frame, id=0x00a */
175     RCANET.MB[0].LAFM.LONG = 0x00000000;
176     for(i = 0; i < 8; i++){                /* データクリア */
177         RCANET.MB[0].MSG_DATA[i] = 0x00;
178     }
179
180     /* ---- ビットコンフィギュレーションレジスタの設定 ---- */
181     RCANET.BCR1.WORD = 0xf700;              /* tsg1=15(16bit),tsg2=7(8bit),sjw=0(1bit),bsp=0 */
182     RCANET.BCR0.WORD = 0x0000;              /* 1Mbps */
183
184     /* ---- インタラプトリクエストレジスタの設定 ---- */
185     RCANET.IRR.WORD = 0xffff;
186
187     /* ---- マスターコントロールレジスタの設定 ---- */
188     RCANET.MCR.WORD &= 0xf8fc;             /* MCR0,MCR1 clear */
189     while( (RCANET.GSR.WORD & 0x0008) != 0x0000 ){
190         /* リセットモード終了待ち */
191     }
192 }
193
```

3.6 サンプルプログラムリスト "main.c" (6)

```
194 /*"FUNC COMMENT"*****
195 * ID      :
196 * Outline : DMAC setting
197 *-----
198 * Include : "iodefine.h"
199 *-----
200 * Declaration : void io_init_dmac(void);
201 *-----
202 * Description : Direct Memory Access Controller (DMAC)の初期設定を行います。
203 *              : サイクルスチールモード、デュアルアドレスモード、
204 *              : 内蔵周辺モジュールリクエスト(RCAN)、転送データ長：ワード、
205 *              : ソース：RCAM メールBOX0、ディスティネーション：内蔵RAMを設定します。
206 *              : リロード機能も使用します。
207 *-----
208 * Argument  : void
209 *-----
210 * Return Value : void
211 *-----
212 * Note      :
213 *"FUNC COMMENT END"*****/
214 void io_init_dmac(void *src, void *dst, int count)
215 {
216     /* ====DMA_ch4 転送禁止 ==== */
217     DMAC4.CHCR.BIT.DE = 0x0;          /* DMA 禁止 */
218
219     /* ====DMA ソースアドレスレジスタ_4 (SAR_4) の設定 ==== */
220     DMAC4.SAR = src;
221
222     /* ====DMA リロードソースアドレスレジスタ_4 (RSAR_4) の設定 ==== */
223     DMAC4.RSAR = src;
224
225     /* ====DMA デスティネーションアドレスレジスタ_4 (DAR_4) の設定 ==== */
226     DMAC4.DAR = dst;
227
228     /* ====DMA リロードデスティネーションアドレスレジスタ_4 (RDAR_4) の設定 ==== */
229     DMAC4.RDAR = dst;
230
231     /* ====DMA トランスファカウンタレジスタ_4 (DMATCR_4) の設定 ==== */
232     DMAC4.DMATCR =COUNT;
233
234     /* ====DMA リロードトランスファカウンタレジスタ_4 (RDMATCR_4) の設定 ==== */
235     DMAC4.RDMATCR =COUNT;
236
237     /* ====DMA 拡張リソースセクタ 2 (DMARS2) の設定 ==== */
238     DMAC.DMARS2.WORD =0x0086;
239 }
```

3.7 サンプルプログラムリスト "main.c" (7)

```

240      /* ====DMA チャンネルコントロールレジスタ_4 (CHCR_4) の設定 ==== */
241      DMAC4.CHCR.LONG = 0x9000580c;
242      /*
243          bit31   : TC DMATCR 転送 : 1----- DMATCR の設定回数転送
244          bit30-29 : reserve 0
245          bit28   : RLD ON : 1----- リロード機能有効
246          bit27-24 : reserve 0
247          bit23   : DO over run0 : 0----- 未使用
248          bit22   : TL TEND low active : 0---- 未使用
249          bit21-20 : reserve 0
250          bit19   : HE : 0----- 未使用
251          bit18   : HIE : 0----- 未使用
252          bit17   : AM : 0----- 未使用
253          bit16   : AL : 0----- 未使用
254          bit15-14 : DM1:0 DM0:1----- デスティネーションアドレス増加
255          bit13-12 : SM1:0 SM0:1----- ソースアドレス増加
256          bit11-8  : RS : auto request : B'1000-オートリクエスト
257          bit7    : DL : DREQ level : 0 ----- 未使用
258          bit6    : DS : DREQ select : 0 Low level 未使用
259          bit5    : TB : cycle : 0----- サイクルスチール
260          bit4-3  : TS : transfer size : B'01--- ワード単位転送
261          bit2    : IE : interrupt enable : 1--- 割り込み許可
262          bit1    : TE : transfer end : 0----- TE フラグのクリア
263          bit0    : DE : DMA enable bit : 0----- DMA 転送禁止
264      */
265
266
267      /* =====割り込み優先レベル設定レジスタ 07 (IPR07) の設定===== */
268      INTC.IPR07.BIT._DMAC4 = 0xa;
269
270
271      /* ----DMA オペレーションレジスタ (DMAOR) の設定---- */
272      DMAC.DMAOR.WORD |= 0x0007;          /* DME ビットをセット。アドレスエラーフラグ、*/
273                                          /* NMI フラグのクリア防止*/
274                                          /* のため AE ビット、NMIF フラグには 1 をライト*/
275
276
277      /* =====DMA_ch4 転送許可===== */
278      DMAC4.CHCR.BIT.DE = 0x1;
279
280
281  }
282
283  /* End of File */

```

3.8 サンプルプログラムリスト "intprg.c"

```
==== 省略 ====

293 // 124 DMAC4 DEI4
294 void INT_DMAC4_DEI4(void)
295 {
296
297     int dummy;
298
299     /* =====TE フラグのクリア===== */
300     DMAC4.CHCR.WORD.L &= 0xfffd;
301
302     /* =====チャンネルコントロールレジスタ_4のダミーリード===== */
303     dummy=DMAC4.CHCR.WORD.L;
304
305 }

==== 省略 ====
```

4. 参考ドキュメント

- ソフトウェアマニュアル
SH-2A、SH2A-FPU ソフトウェアマニュアル Rev.3.00
(最新版をルネサスエレクトロニクスのホームページから入手してください。)
- ハードウェアマニュアル
SH7216 グループ ハードウェアマニュアル Rev.1.01
(最新版をルネサスエレクトロニクスのホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

| Rev. | 発行日 | 改訂内容 | |
|------|------------|------|-------------|
| | | ページ | ポイント |
| 1.00 | 2010.02.05 | — | 初版発行 |
| 1.01 | 2010.05.18 | — | 社名、フォーマット変更 |

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違くと、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連して発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続きを行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/inquiry>